


ESD

IEEE EMC SOCIETY, SWEDEN CHAPTERS

den 23 september 2003 i Örebro

EMC Services Elmiljöteknik AB
Möbelgatan 1, 431 33 MÖLNDAL
Tel 031-27 91 36, Fax 031-27 02 64,
E-post info@emcservices.se webbplats www.emcservices.se

Copyright © 2003 EMC SERVICES ELMILJÖTEKNIK AB
Detta kompendium, helt eller delvis, får inte kopieras i någon form utan
skriftligt tillstånd av utgivaren.

Innehåll

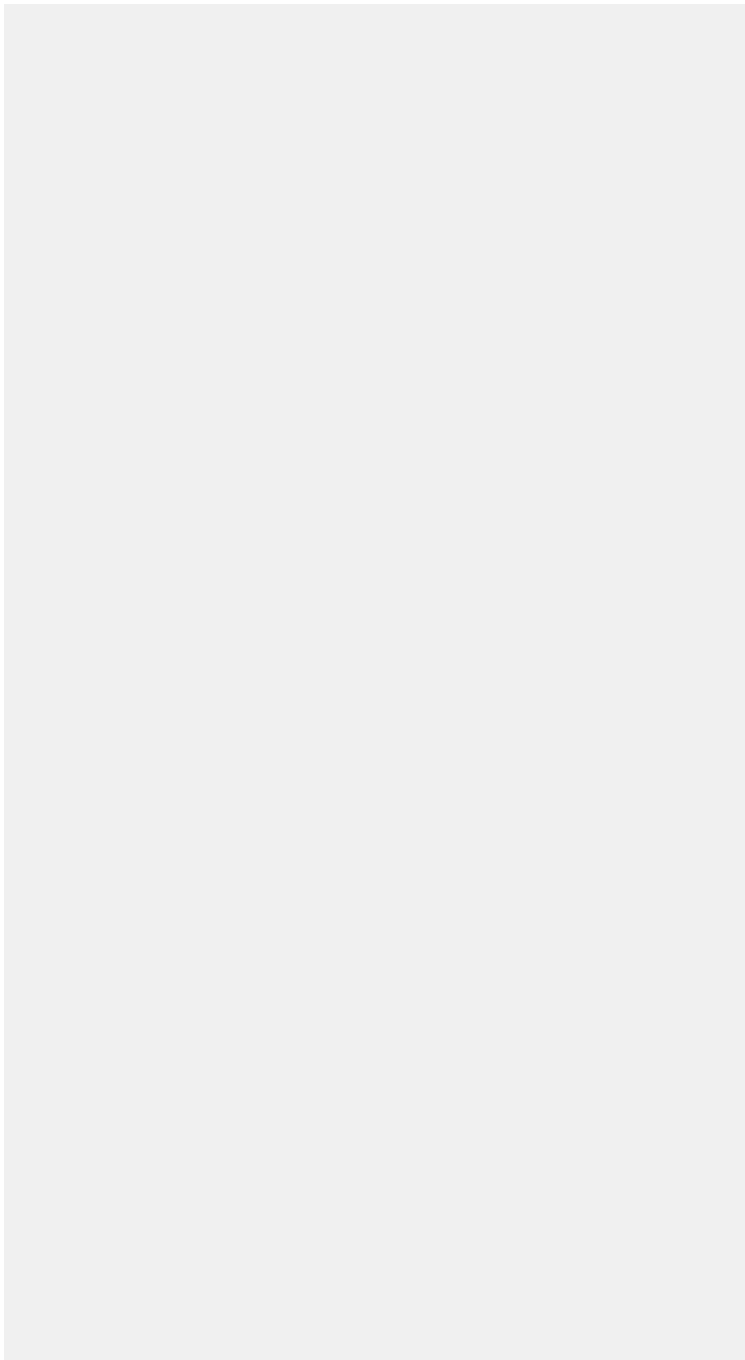
IEEE, ESD

1	ESD	5
2	Figurlista	35
3	Index	37

IEEE, ESD
IEEE, ESD
IEEE, ESD

1

ESD



Falluckan [E-puls - #5 - 2000]

PACKNINGAR OCH ESD

Bristande tålighet mot urladdning av statisk elektricitet (ESD) urladdningar är ett av de vanligaste orsakerna till felfunktion hos apparater och system.

För ett tag sedan provade jag en plastkapslad apparats tålighet mot ESD. Apparaten innehåller ett kretskort med en anslutningskabel. Apparathöljet var gjort av 2 halvor sammanfogade via en svart packning tätande mot fukt och damm.

Döm om min förvåning när jag fick ESD-urladdning med resulterande felfunktion vid provning mot skarven redan på 2 kVs-nivån. Inga urladdningar mot andra punkter vid försök upp till 10 kV laddningsspänning!

Gissa orsaken!

Lösning

Packningen visade sig vara elektriskt ledande och lite för bred så den låg emot kretskortet och ledde därmed in ESD-strömmen mot kortet.

Mer om hur man behärskar ESD kan man lära sig på någon av våra EMC-kortkurser.

Miklos Steiner

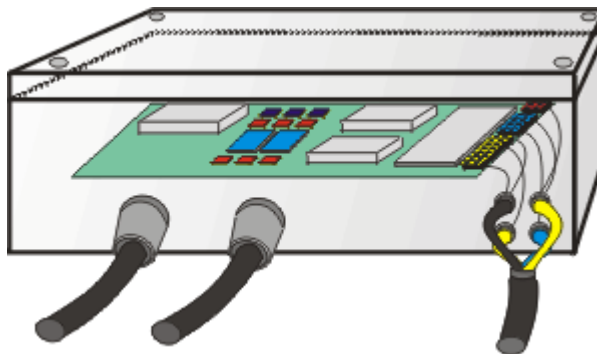
miklos@emcservices.se

[\[tillbaka till e-puls\]](#)

© EMC SERVICES ELMILJÖTEKNIK AB
Uppdaterad 2001-01-30 Webmaster [Tony Soukka](#)
<http://www.emcservices.se>

APPARATLÅDA SOM SKÄRM?

Bilden illustrerar en marin utrustning. Lådan är av rostfri plåt innehållande ett tvålagers mikroprocessorkort med ett stort antal signal- och batterianslutningar. Överdelen till lådan är skruvad i underdelen med en skruv i varje hörn och skarven är miljötätad mot fukt.



Det är ESD-problem redan vid 2 kV urladdningsspänning mot lådans överdel. Processorn stannar och enheten måste startas om för funktion. Minimikravet är 4 kV kontakturladdning.

Varför fungerar inte lådan som zongräns och skärm? Hur kan ESD-tåligheten förbättras?

Förklaring

Flera svagheter i konstruktionen samverkar.

1. Överdelen visade sig vara helt isolerad från underdelen med hjälp av miljöpackning både i skarven och under skruvskallarna.

Lösning 1: (verifierad) Anslut en av skruvarna exempelvis med ledande packning under skruvskallen och därmed har vi skapat en lågimpediv förbindelse mellan under- och överdel.

2. ESD är inte enbart ett överspänningsproblem utan även ett högfrekvent-fältproblem. Det är en gnisturladdning och urladdningsströmmen alstrar ett magnetfält vars frekvensspektra utbreder sig på alla frekvenser från 0 Hz till GHz. ESD-urladdning mot den från underdelen isolerade överdelen orsakar en hastig potentialförändring och därmed ett kraftigt elektrisk fält inne i lådan. Dessa fält kopplar in i de oskyddade kretsarna på kretskortet. På grund av avsaknad av jordplan på kretskortet (tvålagerskort) har kretsarna stora slingytor som bildas mellan signalledare och återledare och är därmed extra känsliga.

Lösning 2: Inför jordplan.

3. Många ställer för stor förhoppning till skärmningsegenskaperna hos en metalllåda. I detta fall förstörs metallens i och för sig utmärkta egenskaper av de slitsar som bildas mellan delarna samt genom att zongränsen är punkterad med alla ofiltrerade anslutningar. Skärmning och filtrering går alltid hand i hand. Det ena är inte effektivt utan den andra.

Miklos Steiner

miklos@emcservices.se

[\[tillbaka till e-puls\]](#)

ESD

ESD (Electro Static Discharge) som bekant kan orsaka olika slags problem i elektroniksammanhang. Inom EMC-området jobbar vi mestadels med effekter av ESD på funktionen hos en produkt. ESD kan betraktas som ett överspänningsproblem eller ett högfrekvent fältkopplingsproblem.

I detta fallet har vi en konstruktion innehållande en ASIC. De ställda ESD-kraven är höga: vår apparat skall tåla 15 kV lufturladdning mot bl a en signalingång. Se figur 1.

Kretsen är skyddad enligt figur 2. Den aktuella ingången är högimpediv och har ett mindre effektivt inre skydd.

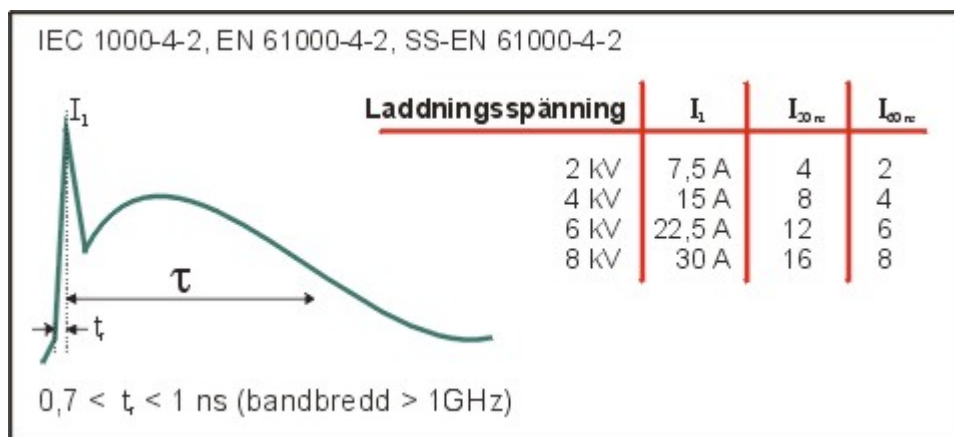
Vårt problem är att ASIC-kretsen går sönder vid provning med ca 5 - 6 kV mot I/O-anslutningen.

Hur skall kretskortslayouten utformas på bästa sätt med avseende på installationsparametrar i Fig 3?

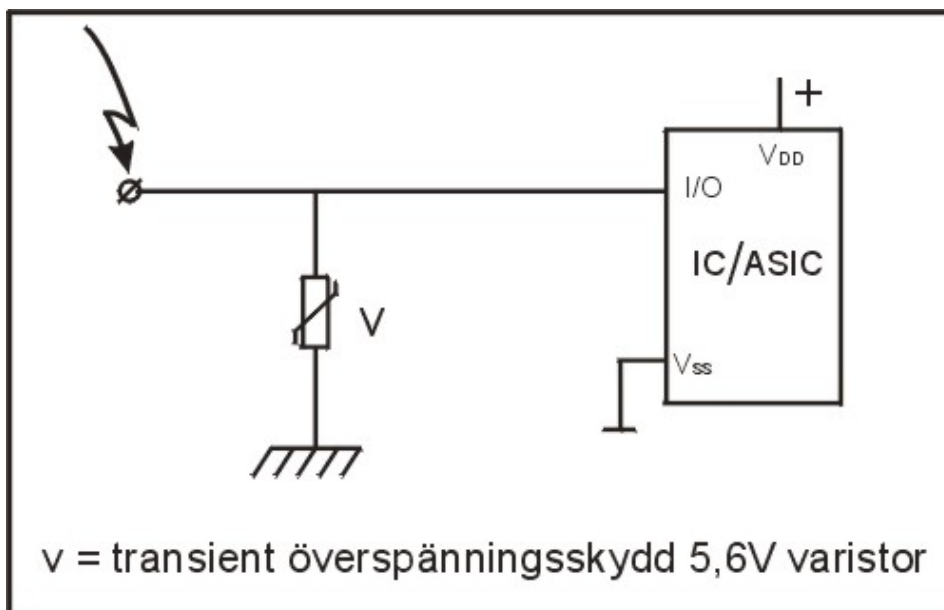
Vad kan de möjliga orsakerna vara?

Vilka parametrar är viktiga vid val av skyddskomponent(er)?

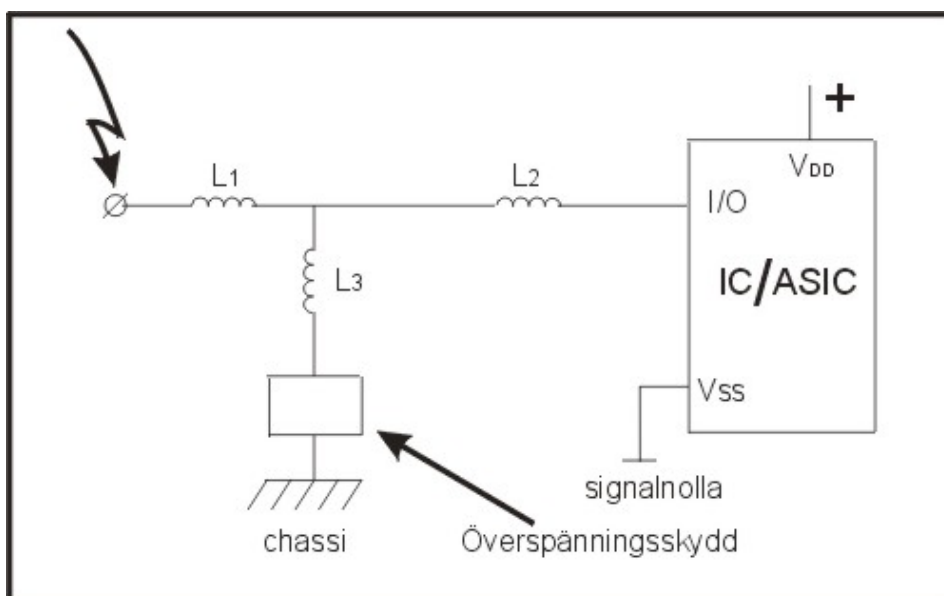
Hur skall vi skydda kretsen på ett effektivare sätt?



Figur 1 - Typisk ESD pulsform enligt EN 61000-4-2



Figur 2 - Aktuell ESD-skydds schema



Figur 3 - Ströinduktansers inverkan vid montering av transientskydd

Lösning

Det är i figur 3 angivna induktanser som är viktiga att beakta vid montering av överspänningsskyddskomponenter:

Dessa tre induktanser uppträder p g a induktanserna i mönsterkortsledare och representerar en induktiv reaktans $X_L = 2 \pi fL$. ($L = \text{ca } 1 \text{ nH/mm}$):

L1 representerar ledaren mellan anslutningsdon och av ESD-skyddskomponenten.

L2 representerar ledaren mellan ESD skyddskomponenten och I/O anslutningsbenen på kretsen.

L3 representerar ledaren mellan I/O mönsterkortsledare och ESD skyddskomponenten.

Avsikten med överspänningsskydd är att "släppa fram" så lite energi som möjligt till kretsens ingång; merparten av energin skall avledas och absorberas före kretsen.

Vi kan lätt inse att L2 är nyttigt och att L3 är skadligt i sammanhanget. Detta innebär i klartext att överspänningsskyddet skall monteras så nära anslutningskontakten som möjligt (anslutet med mycket korta ledare). Den skyddade kretsen skall monteras så långt som möjligt från anslutningskontakten.

Vad kan de möjliga orsakerna vara?

Att kretsen går sönder beror oftast på att något av kretsens absoluta max-värden har överskridits. IC-kretsarna har ofta även inbyggda transientkydd på varje pad. Dessa brukar vanligtvis vara dimensionerade att klara min ± 1500 Vtopp.

I det aktuella fallet måste man titta på den negativa spänningståligheten. CMOS-kretsar tål inte att någon av ingångarna underskrider $-0,5$ till $-0,7$ V relativt Vss benet. Detta kan inträffa vid negativa påkänningar och högimpediv ingång med en $5,6$ V transorb monterad mellan I/O-ledare och chassi. Även om vi utsätter provningsobjektet för positiva pulser uppstår ofta negativa pulser på grund av självsvängning orsakad av egenresonans. Vi behöver ett assymetriskt skydd! Kan åstadkommas med en diod (med låg spänningsfall) mellan I/O och Vss. Det är också viktigt att ASICens 0-voltsanslutning har låg serieimpedans, annars är det risk för att Vdd-benet momentant kommer att inta mer än tillåtet högre spänning relativt någon ingång.

Några viktiga parametrar vid val av överspänningsskydd.

Typ av komponent: kondensator, metalloxidvaristor, klampdioder, zenerdiod, halvledarskydd eller kombination av dessa. Vid val är signalbandbredden ofta avgörande.

Snabbhet: skyddet för ESD måste reagera på < 1 nS

Klampsänning: skall vara tillräcklig hög för att undvika läckström som fort förstör skyddet.

Restspänning vid aktuell stötström. Transientkydd är olinjära element vars spännings-strömkurva måste beaktas för beräkning av värsta-fallet-spänning som passerar skyddet.

Varistorer har en brantare ström-spänningskaraktäristik och är sämre specificerade samt har högre toleranser jämfört med zenerdioder.

Strömtålighet: skall tåla maximal stötström vid specifierad urladdningsspänning.

Energitålighet: Ofta inga problem eftersom ESD-pulsen innehåller relativt lite energi.

Pulstålighet: Varistorer "förbrukas" lite i taget för varje puls. Välj en varistor som är garanterad att tåla uppskattad antal pulser med uppskattad amplitud under utrustningens beräknade livslängd.

Kapacitans: vissa överspänningsskydd har betydande parasitkapacitans. Detta är bra för ESD-skyddet men kan påverka signalbandbredden. Rätt vald och monterad kapacitans har ofta visat sig vara effektivt som det enda ESD-skyddet.

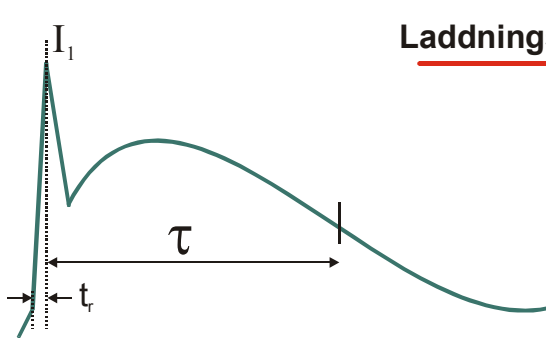
Ett effektivare skydd kan bestå av varistor parallellt med klampdioder till Vcc och Vdd, samt parallellt med en kapacitans om signalen tål den.

Alternativ är transientskydd av halvledartyp i stället för varistor. En enkelriktad transorb eller zenerdiod fungerar som en diod i framriktningen och klipper negativa pulser.

Miklos Steiner
miklos@emcservices.se

ESD-simulering

IEC 1000-4-2, EN 61000-4-2, SS-EN 61000-4-2



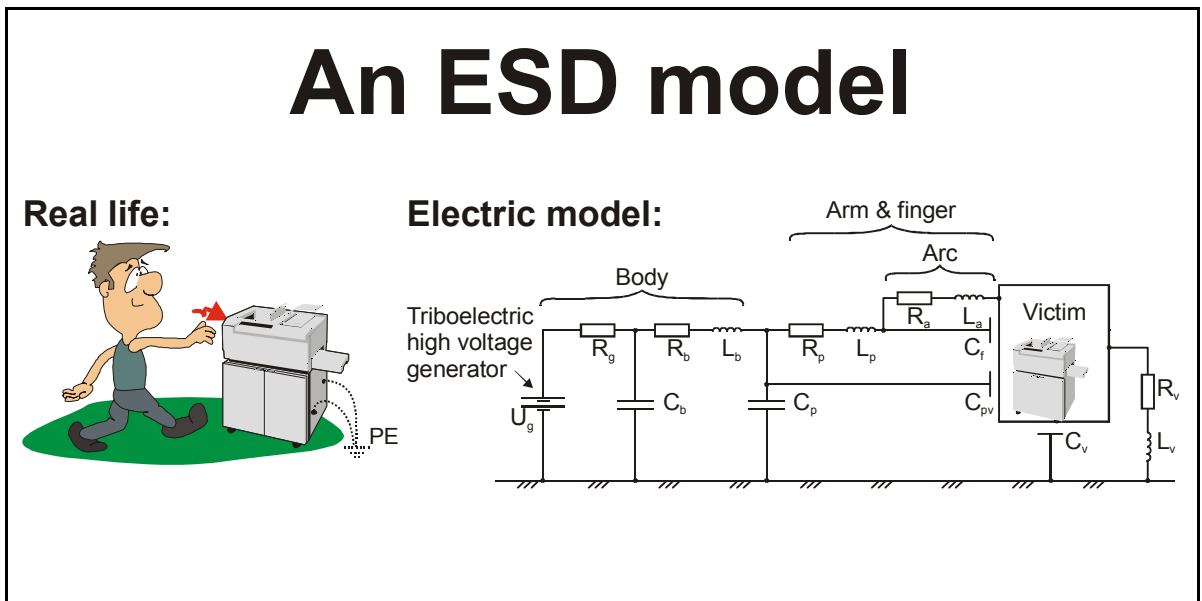
Laddningsspänning	I_1	$I_{20\text{ ns}}$	$I_{60\text{ ns}}$
2 kV	7,5 A	4	2
4 kV	15 A	8	4
6 kV	22,5 A	12	6
8 kV	30 A	16	8

$0,7 < t_r < 1\text{ ns}$ (bandbredd $> 1\text{GHz}$)

ESD-simulering



0053e



An ESD model

The figure above is one of many ESD models for a charged person or an object. The lumped elements (C , L , R) are in reality distributed. A more suited model should for instance be build on transmission line theory.

The various elements are:

U_g = The triboelectric generated voltage

R_g = A very high resistance serving as isolation during discharge

C_b = Charged body capacitance to ground

R_b = Charged body resistance

L_b = Charged body inductance

C_p = Near portion of body capacitance to ground

R_p = Near portion of body resistance

L_p = Near portion of body inductance

C_{pv} = Near portion of body capacitance to a victim

C_f = Finger or contact device capacitance to a victim

C_v = Capacitance of victim device to ground

R_v = Resistance of victim device connection to ground, if any

L_v = Inductance of victim device connection to ground, if any

R_{av} = Resistance of arc

L_a = Inductance of arc

Note that U_g and R_g are not present in real life, but only in an ESD simulating instrument!

C_b is in the range of 100 - 500 pF and different test standards use different values. For instance IEC 61000-4-2 requires 150 pF and ISO TR 10605 150 pF for "outside vehicle tests" and 330 pF for "inside vehicle and component tests". C_f is in the order of 10 pF. C_p and C_{pv} are in the range of 3 pF to 25 pF.

The charged body resistance R_b is in the range 100 - 5 000 Ω and the arm or the near portion of the charged body resistance is in the range of 20 to 200 Ω .

For instance IEC 61000-4-2 requires 330 Ω and ISO TR 10605 2 000 Ω discharge resistance.

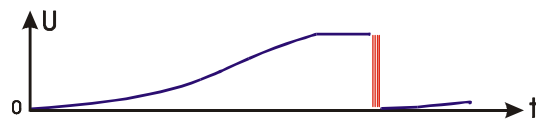
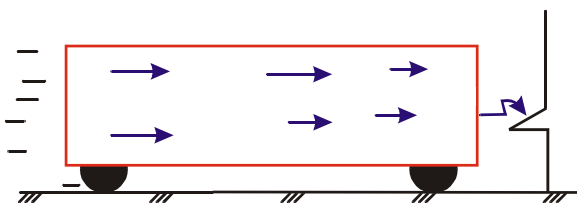
The charged body inductance L_b is in the order of 0.4 to 2 μH and the arm or the near portion of the charged body inductance is in the range of 0.5 and 0.2 μH . This inductance is seldom specified in different standards for test generators and is due to the connection means of the testing device.

The arc resistance is variable during the arcing process and varies from the insulation resistance of the air to almost zero during the sparking. The inductance may be modelled as inductance for a wire. Thus, the inductance depends on the length of the arc. A rule of thumbs is that the distance at which spark over occurs is due to the voltage difference between two objects: one mm per kV in air. Thus, the inductance L_a may be estimated to 1 nH/mm arc.

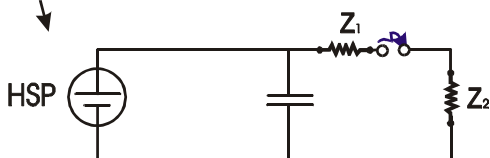
The resistance R_v and the inductance L_v represent the victim device connection to ground, if it exists. Thus, those elements are not present for an unconnected portable device such as a battery operate device i.e. mobile phone. The capacitance C_v between the victim device and ground varies depending on victim size and it's distance from ground.

0182s

ESD från utrustning



gnidning



- Ex: $U = 10 \text{ kV}$; $Z = 100 \text{ } \Omega$; $\hat{I} = 100 \text{ A}$

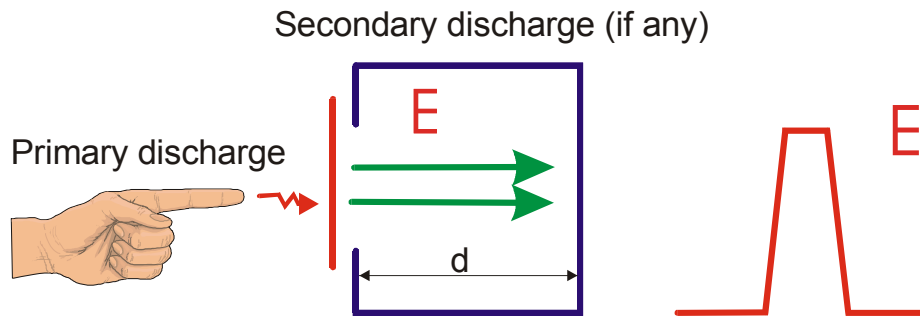
ESD, från utrustning



A series of horizontal dotted lines for writing notes.

ESD

E -field coupling



ex.:

$U = 5 \text{ kV}$	$I = C \cdot du / dt$
$d = 0.5 \text{ m}$	$C = 0.01 \text{ pF}$
$E = 10 \text{ kV /m}$	$I = 50 \text{ mA}$

ESD



ESD-skydd 1

- Överspänning
- Fältkoppling
- Uppladdning via influens
- Laddningsgeneratorer

ESD-skydd 1



A series of horizontal dotted lines for writing or drawing.

2292s

ESD-skydd

- Undvik att skapa ESD
- Minimera ESD-strömmar
- Dela upp ESD-strömmar
- Skärmning och filtrering inklusive överspänningsskydd
- Köp ESD-tålig utrustning
- Använd ESD-skyddade komponenter



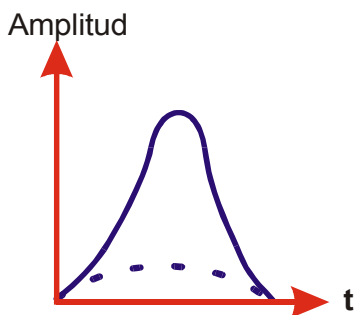
ESD-skydd



A series of horizontal dotted lines for writing notes.

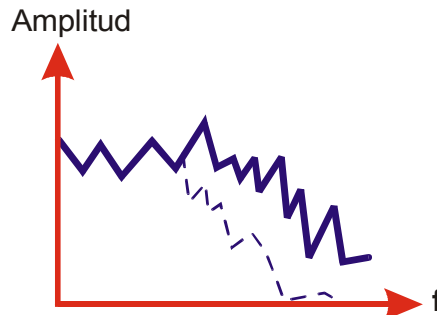
Amplitudbegränsning

Överspänningsskydd: Nivåbegränsning



- Ex. Varistor
Zenerdiod
Gnistgap
Gasurladdningsrör
Kvartsvågsledare

Filter: Frekvensbegränsning



- Ex. Filter
Kondensator
Ferrit
Drossel
Transformator
Avstämd krets

Amplitudbegränsning



A series of horizontal dotted lines for writing.

Figurlista

0040s	14
0053e	19
0081s	31
0131s	16
0182s	21
0227s	13
0296s	25
2136e	32
2147s	17
2174s	24
2175e	26
2287e	18
2292s	29
2314e	23
2340e	20
3311s	33
3538e	34
3590s	6
3591s	15
3592s	22
3593s	27
3594s	28
3595s	30
8004s	8
8005s	7
8025s	9

Index

A

Amplitudbegränsning	31
Apparatladda som skärm	8

E

EMC	
erhålls med riktig EMC - teknik	14
ESD	9, 13, 24
- models	18
E- field generation	26
från utrustning	21
fält från öppningar	25
-simulering	16
skydd	29
ESD directly to phone	23
ESD example	20
ESD model	19
ESD tålighet	6
ESD urladdning-Frekvensspektrum	17
ESD-hot	15
ESD-koppling	22
ESD-skydd	27
ESD-skydd 1	28
ESD-skydd 2	30

F

Filter	
Amplitudbegränsning	31
filterkomponenter -placering	33
Filtervarianter för enkla I/O	33
Frekvens spektrum för ESD urladdni	17

L

Level limitation	32
------------------------	----

P

Packningar och ESD	7
phone installation	20
Placering av filterkomponenter	33